# План работ по разработке и верификации RTL-oписания интегрированного микропроцессорного модуля c RISC-архитектурой.

1. Определение общей архитектуры микропроцессора: ширина слова, количество и содержание стадий конвейера, способ декодирования, ISA, архитектура доступа к памяти.
2. Проектирование микропроцессора: блок АЛУ, декодер, конвейер, регистровый файл, системная шина, шина памяти.
3. Определение необходимости добавления функционала работы с числами с плавающей точкой одинарной точности (IEEE 754), наличия и структуры кэша, наличия функционала виртуализации памяти/системных устройств; проектирование необходимого функционала.
4. Создание платформонезависимого RTL-описания микропроцессорного модуля на языке Verilog. Создание расширенного описания ISA (ISA Reference Manual) и описания особенностей работы с модулем (Developer Manual) по описанию модуля.
5. Верификация описания микропроцессорного модуля с помощью симулятора IcarusVerilog. Получение оценки размера модуля (в вентилях). Оптимизация описания для уменьшения размера и увеличения скорости работы модуля.
6. Определение необходимости, проектирование, создание описания, верификация и инсталляция блоков устройств на системной шине.
7. (Доп) Специализация описания модуля под предложенную ПЛИС. Синтезирование прошивки и её загрузка на ПЛИС. Верификация на ПЛИС.
8. (Доп) Портирование программы-ассемблера проекта GNU (as) из набора Binutils для компиляции кода под архитектуру микропроцессорного модуля.
9. (Доп) Создание набора-демонстрации работы устройства, основанного на микропроцессорном модуле в ПЛИС (программа, электрическая схема, печатная плата и т.д.).

RISC (Reduced Instruction Set Computing) – принцип создания архитектуры процессора, при котором быстродействие процессора обеспечивается сравнительной (относительно CISC) простотой набора инструкций, что делает декодирование и исполнение более быстрым (за счет уменьшения критических путей, например). Данный принцип подразумевает создание ISA, в котором содержится минимальный комфортный для работы набор инструкций, а также минимизация количества версий одной инструкции (в идеале – одна версия на инструкцию). В настоящее время процессоры с RISC-архитектурой становятся всё более и более популярными, так как являются простыми в проектировании, реализации и программировании, а также позволяют достичь большей производительности на ватт (т.е. лучшей энергоэффективности и способности к сборке в кластеры).